

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 2003-133887

(43) Date of publication of application : 09.05.2003

(51) Int.CI. H03H 9/10
H03H 9/02
H03H 9/19

(21) Application number : 2001-332430 (71) Applicant : KYOCERA CORP

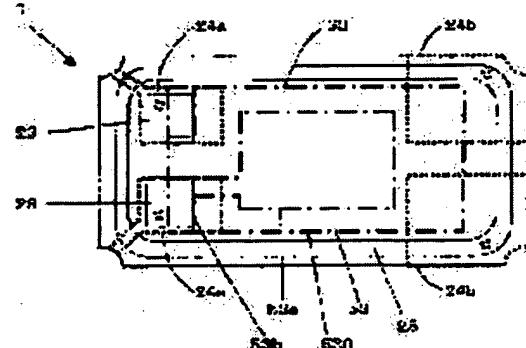
(22) Date of filing : 30.10.2001 (72) Inventor : ISHIBASHI MASAO

(54) CRYSTAL OSCILLATOR

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a crystal oscillator capable of reducing the increase in the equivalent parallel capacity by reducing the parasitic capacity due to a ceramic container of the crystal oscillator, and realizing miniaturization.

SOLUTION: A seal ring 25 of a ground potential is mounted on the periphery of the cavity opening of a ceramic container 2 formed with a cavity part 20 for housing a crystal vibrator 3 on the upper face of dielectric substrates 21 and 22, and a metallic cover body 5 for sealing the cavity 20 is welded to the seal ring 25 of the ground potential. Then, electrode pads 23 for input/output, input and output terminals (external terminal electrodes) 24a formed so as to be faced through the dielectric substrates 21 and 22 to the electrode pads 23 for input/output on the lower face of the dielectric substrates 21 and 22, and a via hole conductor for connecting the electrode pads 23 for input/output to the input and output terminals through the thickness direction of the dielectric substrates, are formed at one edge side of the bottom face of the cavity 20. In this case, the input and output terminals are disposed in the frame of the seal ring when this ceramic container 2 is flatly viewed.



LEGAL STATUS

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) Japan Patent Office (JP)

(12) Publication of Japanese Laid-Open Patent Application (A)

(11) Patent Application Laid-Open Number:

Japanese Laid-Open Patent Application 2003 – 133887

(P2003 – 133887 A)

(43) Date of Publication: May 9, 2003

(51) Int. Cl. ⁷	Class. Symbol	FI	Theme code (reference)
H 03 H	9/10	H 03 H	9/10
	9/02		9/02 L
	9/19		9/19 A

Request for Examination: Not requested

Number of claims: 1

OL

(Total 6 pages [in the original])

(21) Application Number:

Japanese Patent Application 2001 – 332430
(P2001 – 332430)

(22) Filing date: October 30, 2001

(71) Applicant: 000006633

Kyocera Corporation
6-banchi, Takedatobadono-cho,
Fushimi-ku, Kyoto-shi, Kyoto-fu

(72) Inventor:

Masao ISHIBASHI
Kyocera Corporation, Shiga
Youkaichi Plant
1166 – 6, Haseno, Hebimizo-cho,
Youkaichi-shi, Shiga-ken

F term (reference)

5J108 BB02 CC04 EE03 EE04
EE07 EE18 FF11 FF14 GG03
GG11 GG15 GG16

(54) [Title of the Invention] CRYSTAL OSCILLATOR

(57) [Abstract]

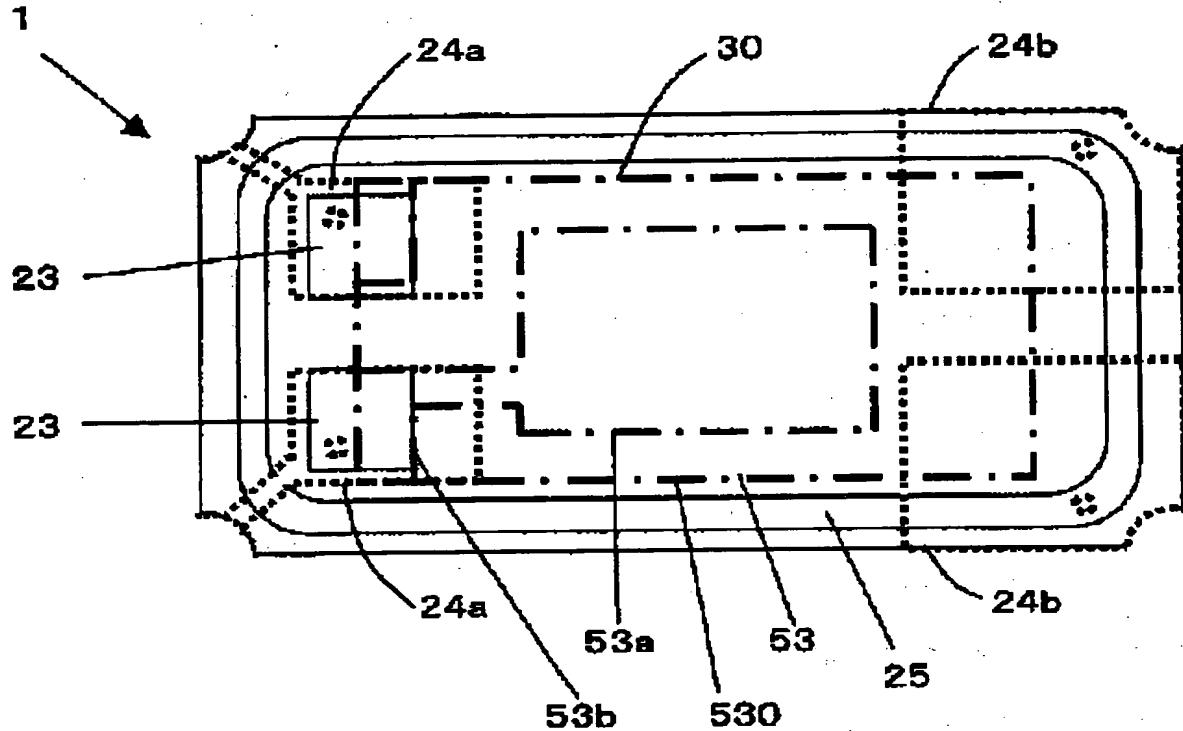
[Problem]

To provide a crystal oscillator where the control of parasitic capacitance, caused by a ceramic container of a crystal oscillator, when small, results in controlling the increase of equivalent parallel capacitance, and enables miniaturization.

[Resolution Means]

Construction is such that a seal ring 25 that has ground potential is installed around the periphery of the cavity opening of a ceramic container 2, where a cavity portion 20 where a quartz resonator 3 is accommodated on the upper surface of dielectric substrates 21 & 22 has been formed, and concurrently, a metal cover 5 for sealing the cavity portion 20 is welded to the seal ring 25; and, input & output electrode pads 23 are formed at one end side of the bottom surface of the cavity portion 20, input & output terminals (external terminal electrodes) 24a that face the input & output electrode pads 23 via the dielectric substrates 21 & 22, respectively, are formed on the lower surface of the dielectric substrates 21 & 22; and, via-hole conductors that connect the input & output electrode pads 23 and the input & output terminals by penetrating through the thickness direction

of the dielectric surfaces are formed; and, when the ceramic container 2 is viewed along a plane, the input & output terminals are arranged within a frame of the seal ring.



SCOPE OF PATENT CLAIMS

Claim 1.

A crystal oscillator wherein, in a crystal oscillator where a seal ring that has a ground potential is installed around the periphery of a cavity opening of a ceramic container where a cavity in which a quartz resonator is accommodated, is formed on the upper surface of dielectric substrates; and concurrently, where a metal cover that seals the cavity is welded to the seal ring, and it includes an input electrode pad and an output electrode pad, formed on a portion of the bottom surface of the cavity; an input terminal and an output terminal, formed on the lower surface of the dielectric surface so as to face the input electrode pad and the output electrode pad with each other; a 1st via-hole conductor, which connects the input electrode pad with the input terminal with each other by penetrating through the thickness direction of the dielectric substrates; and a 2nd via-hole conductor, which connects the output electrode pad with the output terminal with each other by penetrating through the thickness direction of the dielectric substrates; and, the input electrode pad, output electrode pad, input terminal and output terminal are arranged within a frame of the seal ring when the ceramic container is viewed along a plane.

DETAILED EXPLANATION OF THE INVENTION

[0001]

[Technical Field of the Invention]

The present invention relates to a crystal oscillator formed by accommodating a quartz resonator in a container-state substrate, and particularly relates to a crystal oscillator where an electrical characteristics effect is controlled even when miniaturized.

[0002]

[Prior Art]

As a crystal oscillator comprising an example of a conventional crystal oscillator, the structure shown in Fig. 3 through Fig. 5 is already been known. A crystal oscillator 51 is mainly composed with a ceramic container 52, a quartz resonator 53 and an electro-conductive adhesive member 54. The ceramic container 52 is formed by laminating a plate-state dielectric substrate 521 and a frame-state dielectric substrate 522. In addition, electrode pads 523a and 523b are formed at both ends of one shorter side on the surface of the plate-state dielectric substrate 521 where the quartz resonator 53 is mounted, so as to face extractor electrodes (not shown), situated on the lower surface of the quartz resonator 53. Further, multiple external terminal electrodes 524, for electrically

connecting to the electrode pads 523a & 523b and for joining an external printed circuit board, are formed on the lower surface of the ceramic container 52; in other words, on the rear surface of the plate-state dielectric substrate 521. Normally, as shown in Fig. 4, an input terminal and an output terminal of the crystal oscillator 51 are connected to either the #1 external terminal electrode or the #3 external terminal electrode among the multiple external terminal electrodes 524, respectively, these terminals being formed in positions opposite to each other along a diagonal line, as the external terminal electrodes 524 of the crystal oscillator 51.

[0003]

Therefore, a recording electrode 5231a, formed on the upper surface of the plate-state dielectric substrate 521, passes through a overlapped portion 5230a, situated at the underside of the frame-state dielectric substrate 522 that has a seal ring 525 on the upper surface, from the electrode pad 523a that is connected to the input & output terminals of the crystal oscillator 51. In addition, it is connected to the #3 external terminal electrode 524 via a vertical groove 5231b on the corner (upper right in Fig. 4) of the plate-state dielectric substrate 521. Furthermore, the seal ring 525 has ground potential.

[0004]

Similarly, it passes through an overlapped portion 5230b, situated on the underside of the frame-state dielectric substrate 522, from the electrode pad 523b, and in addition is

connected to the #1 external terminal electrode 524 through a vertical groove 5231c on the corner (lower left in Fig. 4), opposite from the above-mentioned corner [where the vertical groove 5231b is situated]. Furthermore, the vertical grooves 5231b and 5231c are utilized as portions to form a meniscus state on the occasion of soldering & mounting on a main substrate.

[0005]

Then, an electro-conductive resin paste comprising the electro-conductive adhesive member 54, is applied on the electrode pads 523a and 523b; an extractor electrode (not shown), situated on the lower surface of the quartz resonator 53 abuts electrode pads 523a & 523b via the electro-conductive paste; and hardening the electro-conductive resin paste results in mechanically joining and electrically connecting to the plate-state dielectric substrate 521 with the quartz resonator 53.

[0006]

After the quartz resonator 53 is accommodated and arranged in the cavity 520, a cover 55 is adhered onto the ceramic container 52 in order to seal the quartz resonator 53 in an airtight state.

[0007]

[Problems Overcome by the Invention]

In the crystal oscillator 51, the electrode pad 523a is connected to the #3 external terminal electrode 524 through the recording electrode 5231a. Conversely, the electrode pad 523b is connected to the #1 external terminal electrode 524.

[0008]

In order to accomplish this wiring, the overlapped portions 5230a & 5230b are formed at positions corresponding to the seal ring 525 that has a ground potential via only the frame-state dielectric substrate 522, and the overlapped portions 5230a & 5230b and the seal ring 25 [sic] are arranged in a close vicinity, so the overlapped portions 5230a & 5230b and the seal ring 525, for example, have parasitic capacitance at the input side and the output side as a whole of the ceramic container 52, respectively. Further, the #1 external terminal electrode 524 and the #3 external terminal electrode 524, which will be input & output terminals overlap with the seal ring 525 via the frame-state dielectric substrate 522 and the plate-state dielectric substrate 521, so these portions also have parasitic capacitance.

[0009]

Having parasitic capacitance causes the following problems in the crystal oscillator 51.

In other words, as shown in Fig. 5, an equivalent circuit of the quartz resonator 53 is

constructed such that an equivalent series resistance R_1 , an equivalent series capacitance C_1 formed at oscillation points of excitation electrodes 531 and 533, and an equivalent inductance L_1 are connected in series; and an equivalent parallel capacitance C_0 , which relies upon the areas of the excitation electrodes 531 and 533, is connected with the equivalent series resistance R_1 , the equivalent series capacitance C_1 and the equivalent inductance L_1 in parallel. Further, this is not shown in the equivalent circuit of the quartz resonator 53. However, the equivalent circuit of the quartz resonator 53 is formed in the state where the load capacitance C_L , which is mainly constructed with an oscillating circuit(s), is charged.

[0010]

In actuality, the equivalent parallel capacitance C_0 of the crystal oscillator 51 has a value comprising a combination of the capacitance between the excitation electrodes 531 & 533 of the quartz resonator 53 and the parasitic capacitance of the container 2. Therefore, the equivalent parallel capacitance C_0 becomes greater by the parasitic capacitance, and causes the reduction of a frequency variable sensitivity S . In other words, the frequency variable sensitivity S can be expressed as follows:

$$\text{Frequency variable sensitivity } S = C_1 / \{2(C_0 + C_L)^2\}$$

[0011]

Conventionally, the equivalent parallel capacitance C_0 of the quartz resonator 53 is, for example, 2 through 3 pF, so the influence by the parasitic capacitance included in the equivalent parallel capacitance C_0 , is less. However, the miniaturization of the crystal oscillator 51 results in the miniaturization of the excitation electrodes in the quartz resonator 53. Associated with miniaturization, the equivalent parallel capacitance C_0 decreases to 1 through 1.5 pF. The ratio of the parasitic capacitance included in the equivalent parallel capacitance C_0 becomes higher, so the influence to the frequency variable sensitivity S cannot be ignored.

[0012]

In other words, the equivalent parallel capacitance C_0 is expressed according to the capacitance between the excitation electrodes, so the value is determined according to the frequency (the thickness of the crystal substrate) and the areas of the excitation electrodes. In the case of the miniaturization, the areas of the excitation electrodes become small, so the equivalent parallel capacitance C_0 also becomes small. Further, in small-sized products, the electrode area becomes small and the equivalent series capacitance C_1 of the quartz resonator 53 also becomes small. Consequently, in all events, it becomes difficult to have a large frequency variable sensitivity S resulting from the miniaturization of the crystal oscillator 51, so that miniaturization is not achieved.

[0013]

Consequently, in the case of using the crystal oscillator 51 where the frequency variable sensitivity S has become small, for example, with a voltage control crystal oscillator (VCXO), it is known that a problem occurs where a frequency variable range becomes narrow, and, with a temperature compensation crystal oscillator (TCXO), it is known that it is difficult to keep a desired frequency within a desired intersection [sic].

[0014]

The present invention has been devised in consideration of the above-mentioned problems, and its objective is to provide a crystal oscillator where the control of the parasitic capacitance caused by a ceramic container of the crystal oscillator, at a minimum, results in the control of the increase of the equivalent parallel capacitance and enables miniaturization.

[0015]

[Problem Resolution Means]

For the purpose of resolving the above-mentioned problem, the present invention is provided with a crystal oscillator characterized by the fact that, in a crystal oscillator where a seal ring that has a ground potential is installed around the periphery of a cavity opening of a ceramic container where a cavity, where a quartz resonator is accommodated, is formed on the upper surface of dielectric substrates; and concurrently,

where a metal cover that seals the above-mentioned cavity is welded to the seal ring, it includes an input electrode pad and an output electrode pad formed on a portion of the bottom surface of the above-mentioned cavity; an input terminal and an output terminal, which are formed on the lower surface of the above-mentioned dielectric surface so as to face the above-mentioned input electrode pad and output electrode pad with each other; a 1st via-hole conductor, which connects the above-mentioned input electrode pad with the above-mentioned input terminal with each other by penetrating through the thickness direction of the above-mentioned dielectric substrate; and a 2nd via-hole conductor, which connects the above-mentioned output electrode pad with the above-mentioned output terminal with each other by penetrating through the thickness direction of the above-mentioned dielectric substrate; and, the above-mentioned input electrode pad, output electrode pad, input terminal and output terminal are arranged within a frame of the above-mentioned seal ring when the above-mentioned ceramic container is viewed along a plane.

[Operation]

According to the construction of the present invention, the input electrode pad and the output electrode pad are formed on a portion of the bottom surface of the cavity, and the input terminal and the output terminal, which face the input electrode pad and output electrode pad via the dielectric substrate, respectively, are formed on the lower surface of the dielectric substrate. In addition, the input electrode pad & the input terminal and the

output electrode pad & the output terminal are connected to each other by the via-hole conductor, which penetrates through the direction of the thickness of the dielectric substrate, respectively.

[0016]

In other words, the input & output electrode pads and the input & output terminals are formed at one side of the ceramic container, respectively, and are directly connected with each other by the via-hole conductors, respectively, so that the arrangement is not one where these overlap with the seal ring, which has a ground potential, via the dielectric substrate, and stray capacitance can become less.

[0017]

In addition, when the ceramic container is viewed along a plane, the input electrode pad, the output electrode pad, the input terminal and the output terminal are arranged within a frame of the seal ring, so neither the input terminal nor the output terminal overlap with the seal ring via the dielectric substrate, so the stray capacitance generated by the input & output terminals and the seal ring, can be less. Consequently, the reduction of the frequency sensitivity of the crystal oscillator can be prevented, and it is possible to control the reduction of the frequency sensitivity even if the crystal oscillator is miniaturized.

[0018]

Further, if the input & output terminals are formed at one side of the ceramic container, respectively, they are generally connected to the input side and the output side of a transistor, in parallel to or in the vicinity of a transistor or IC at one side, so the connection wiring of the transistor generally can be formed to be the shortest without a complex layout on the substrate.

[0019]

[Embodiment of the Invention]

The crystal oscillator for the present invention is explained in detail hereafter, based upon the drawings.

[0020]

Fig. 1 is a top view of a ceramic container 2 used for a crystal oscillator 1, and Fig. 2 is a side cross-sectional view. Furthermore, in Fig. 1, in order to easily understand the position relationship between input & output electrode pads 23 & 23 and external terminal electrodes 24a & 24b, a plate-state dielectric substrate 21, situated on the bottom surface of the ceramic container 2, is shown via transparency.

[0021]

The crystal oscillator 1 is comprised of the ceramic container 2, a quartz resonator 3, an electro-conductive adhesive member 4 and a metal cover 5.

[0022]

The ceramic container 2 is constructed by laminating dielectric substrates, so a rectangular plate-state dielectric substrate 21 and a frame-state dielectric substrate 22 are laminated, respectively.

In addition, the ceramic container 2 is composed of a seal ring 25, installed around the periphery of the upper surface of the opening of the frame-state dielectric substrate 22.

[0023]

The seal ring 25 is made from metal, such as Fe - Ni, or Fe - Ni - Co, and is fixed by brazing on the upper surface of the frame-state dielectric substrate 22 via a metallic layer (not shown). As a whole, as shown in Fig. 2, a rectangular cavity portion 20, which has an opening at the surface side, and where the quartz resonator 3 is accommodated, is formed.

[0024]

In addition, a pair of the input & output electrode pads 23 & 23, which accomplish an electric connection with the quartz resonator 3, are formed on the bottom surface of the cavity portion 20; in other words, at one side (left side in Fig. 1) of the surface of the plate-state dielectric substrate 21. It is mentioned that these input & output electrode pads 23 & 23 are formed at one side of the cavity. However, the invention is not limited to this arrangement, and the electrode pads can be formed at a portion of either side. In the drawing, the input & output electrode pads 23 & 23 are separated and formed along the width direction (the vertical direction in Fig. 1) at one side, respectively. The configuration is roughly rectangular.

[0025]

Further, external terminal electrodes 24a & 24a for electrically connecting to the input & output electrode pads 23 & 23 and for joining an external circuit substrate, are formed on the lower surface of the ceramic container 2; in other words, on the rear surface of the plate-state dielectric substrate 21, which is situated opposite from the cavity 20. These external terminal electrodes 24a & 24a become the input and output terminals. Further, when the ceramic container 2 is viewed along a plane, the input & output electrode pads 23 & 23 and the external terminal electrodes 24a & 24a are arranged within the frame of the seal ring 25.

[0026]

In addition, external terminal electrodes 24b & 24b, which are for electrically connecting to the seal ring 25 and for joining the external circuit substrate, are also formed. One of the external terminal electrodes 24b & 24b become a ground terminal.

[0027]

External terminal electrodes 24a & 24a are formed in the positions on the plate-state dielectric substrate 21, which correspond to the input & output electrode pads 23 & 23, respectively. These are connected only by a via-hole conductor 21a, which penetrates the ceramic container 2.

[0028]

In addition, concerning the seal ring 25 joined with the upper side of the plate-state dielectric substrate 21, as mentioned above, the via hole [conductor] 21a is formed on the underside of a portion situated in the upper portion of the external terminal electrodes 24b & 24b, and is connected in its entirety to the ground.

[0029]

The present invention is designed so that the formation positions of the external terminal electrodes 24a & 24a face the positions of the input & output electrode pads 23 & 23, respectively, and the external terminal electrodes 24a & 24a are electrically connected to the input & output electrode pads 23 & 23 only by the via-hole [conductor] 21a, which penetrates the plate-state dielectric substrate 21 through the thickness direction, respectively.

[0030]

Further, band-state or dot-state bumps are formed, for example, close to the center of the cavity 20 on the input & output electrode pads 23 and 23. As a formation method, for example, these bumps are formed by the printing overlapping multiple electro-conductive resin pastes.

[0031]

The input & output electrode pads 23 & 23, metallic layer, and bumps are made from metal, such as molybdenum or tungsten. These conductors (the input & output electrode pads 23 & 23, the conductive film and the bumps) are formed by burning the electro-conductive paste into the surface of the [plate-state dielectric] substrate 21. Subsequently, a plating process with Ni and/or Au is performed on the surface. Furthermore, for the electrode pads 23 & 23 and the bumps, a conductor comprising a base conductor layer of the input & output electrode pads 23 & 23, is formed by printing, using the metal paste.

After drying, formation by printing using the above-mentioned metal paste is performed on the surface again, depending upon the configuration of the bumps, after which a burning process is collectively performed to both, and a plating process is performed. The thickness of the conductors (the input & output electrode pads 23 & 23, the conductive film and the bumps) is approximately 10 μm through 30 μm .

[0032]

Quartz resonator 3, as shown in Fig. 2 [sic], comprising a rectangular crystal substrate 30, is for example, cut by following a predetermined crystal orientation angle (AT cut); excitation electrodes 53a, which are formed by adhering at the position where both main surfaces of the crystal substrate 30 face each other; and extractor electrodes 53b, which are extended along the shorter side direction of the crystal substrate 30 from a pair of the excitation electrodes 53a, respectively. Each extractor electrode 53b is extended generally to the outside of the width direction of the crystal substrate 30, and is connected to the other extractor electrode 53b, formed on the other main surface of the crystal substrate 30. In other words, the extractor electrodes 53b are formed on both of the main surfaces of the crystal substrate 30. The extractor electrodes 53b, which have been formed at the positions where both of the main surfaces roughly correspond with each other, are connected via the end surface along the longer side direction of the adjacent crystal substrate 30.

[0033]

Then, the extractor electrodes 53b, which are extended to the lower surface of the fixed end portion of the quartz resonator 3, are arranged so as to face the electrode pads 23 & 23, formed on the surface of the plate-state dielectric substrate 21, respectively. These are mechanically and electrically connected by the electro-conductive adhesive member 4. Further, if the configuration(s) or the position(s) of the input & output electrode pads 23 & 23 is changed, the connection of the extractor electrodes of the quartz resonator 3 can also be performed using another method, such as a wire bonding.

[0034]

Electro-conductive adhesive member 4, which electrically connects and provides mechanical securement between the input & output electrode pads 23 & 23 on the plate-state dielectric substrate 21 and the extractor electrodes of the quartz resonator 3 comprising the ceramic container 2, is an electro-conductive resin paste where a resin, which has the characteristic of contracting upon hardening [process], such as silicone-base, epoxy-base or polyimide-base, and Ag powder are mixed. The hardening process of the electro-conductive resin paste results in obtaining the electro-conductive adhesive member 4.

[0035]

The metal cover 5 is made from substantially plate-state metal, such as Fe - Ni alloy (42 alloy) or Fe - Ni - Co alloy (covar). Metal cover 5 is provides a seal for the

accommodation region of the quartz resonator 3 in an airtight state using nitrogen gas or a vacuum. This metal cover 5 is mounted on the seal ring 25 of the ceramic container 2, and seam welding is performed by applying a predetermined electric current to weld the metal onto the surface of the seal ring 25 and the metal of the metal cover 5.

[0036]

The production of the described crystal oscillator, as shown in Fig. 4, results in the formation of both the external terminal electrode 24a on the input side of the crystal oscillator 1 and the external terminal electrode 24a on the output side on the same one side on the lower surface of the crystal oscillator 1, so it becomes possible to connect the crystal oscillator 1 with an IC and a transistor generally via the shortest wiring, on the dielectric substrate where the crystal oscillator 1 is mounted.

[0037]

The above-mentioned crystal oscillator is formed as follows:

[0038]

At first, crystal oscillators 3 are prepared where the excitation electrodes have been formed on both main surfaces of the crystal substrate 30, and where the extractor electrodes have been formed on the lower surface of the fixed end portion.

Simultaneously, ceramic container 2 is prepared where the electrode pads 23 & 23, the metallic layer and the seal ring 25 have been formed, and the metal cover 5. Next, an electro-conductive resin paste is supplied and applied, to become the electro-conductive adhesive member 4, onto the input & output electrode pads 23 & 23 using a dispenser. Next the fixed end portion of the quartz resonator 3 is mounted onto the electro-conductive resin paste, which domes to become roughly semi-spheric, resulting in the abutment between the extractor electrodes, positioned at the fixed end portion of the quartz resonator 3, and the electro-conductive resin paste on the input & output electrode pads 23 & 23.

[0039]

[Efficacy of the Invention]

With the present invention, in the case that a quartz resonator is mounted on the input & output electrode pads, they are connected by an electro-conductive adhesive member, and produced as a crystal oscillator, which, at a minimum, can control parasitic capacitance. This enables a great variable range of oscillating frequency.

[0040]

Further, external terminal electrodes equivalent to the input terminal and the output terminal of the crystal oscillator can be formed adjacent to the same side, making it

possible to have the shortest wiring extension of a substrate where the crystal oscillator is mounted.

BRIEF EXPLANATION OF DRAWINGS

[Fig. 1]

Fig. 1 is a top view of the external terminal electrodes on the rear surface of the crystal oscillator for the present invention via transparency.

[Fig. 2]

Fig. 2 is a side cross sectional view of the crystal oscillator for the present invention.

[Fig. 3]

Fig. 3 is a side cross sectional view of a conventional crystal oscillator.

[Fig. 4]

Fig. 4 is a top view of a ceramic container, which is used for a conventional crystal oscillator.

[Fig. 5]

Fig. 5 is an equivalent circuit diagram of the crystal oscillator.

[Explanation of the Symbols]

- 1 ... crystal oscillator**
- 2 ... container**
- 20 ... cavity portion**
- 21 ... plate-state dielectric substrate**
- 22 ... frame-state dielectric substrate**
- 23 and 23 ... input & output electrode pads**
- 24a and 24b ... external terminal electrodes**
- 3 ... quartz resonator**
- 30 ... crystal substrate**
- 4 ... electro-conductive adhesive member**
- 5 ... metal cover**

FIG. 1

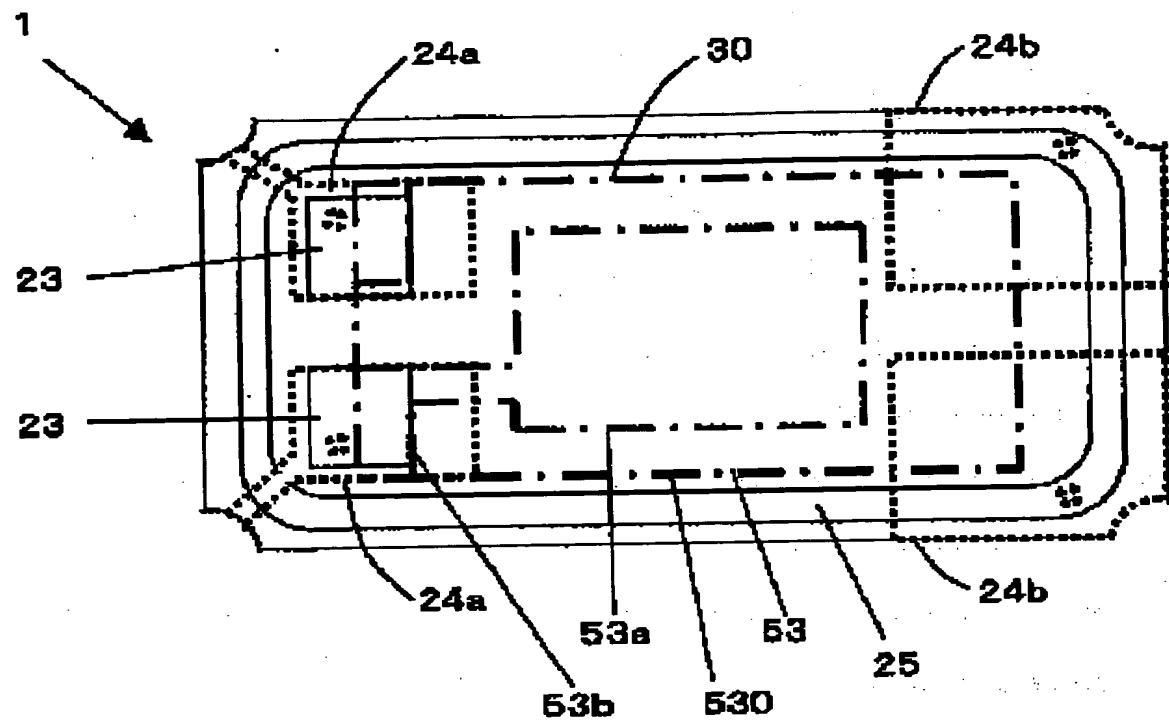


FIG. 2

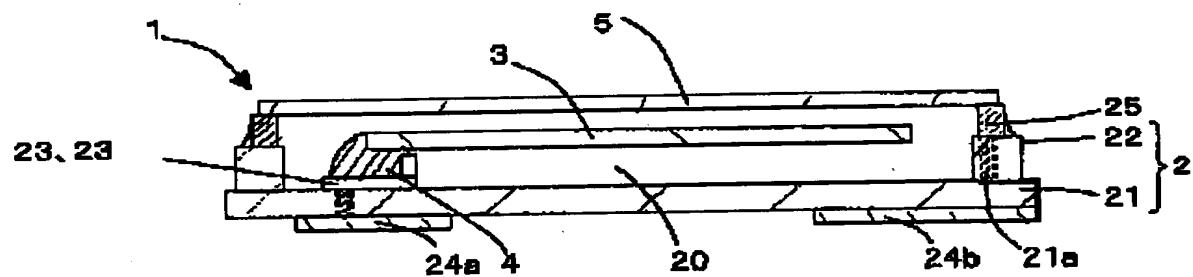


FIG. 3

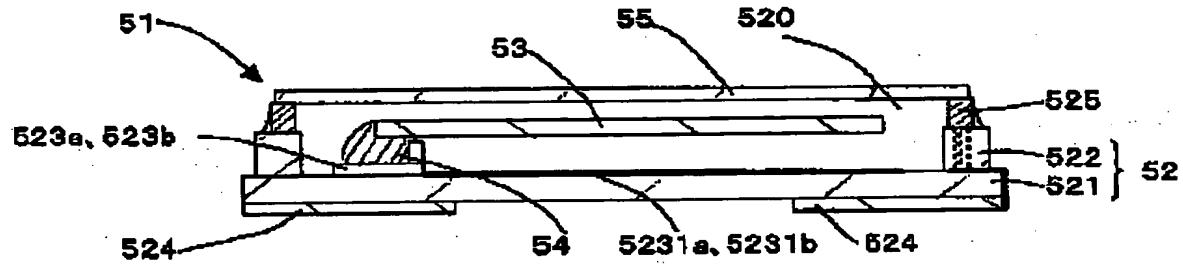


FIG. 4

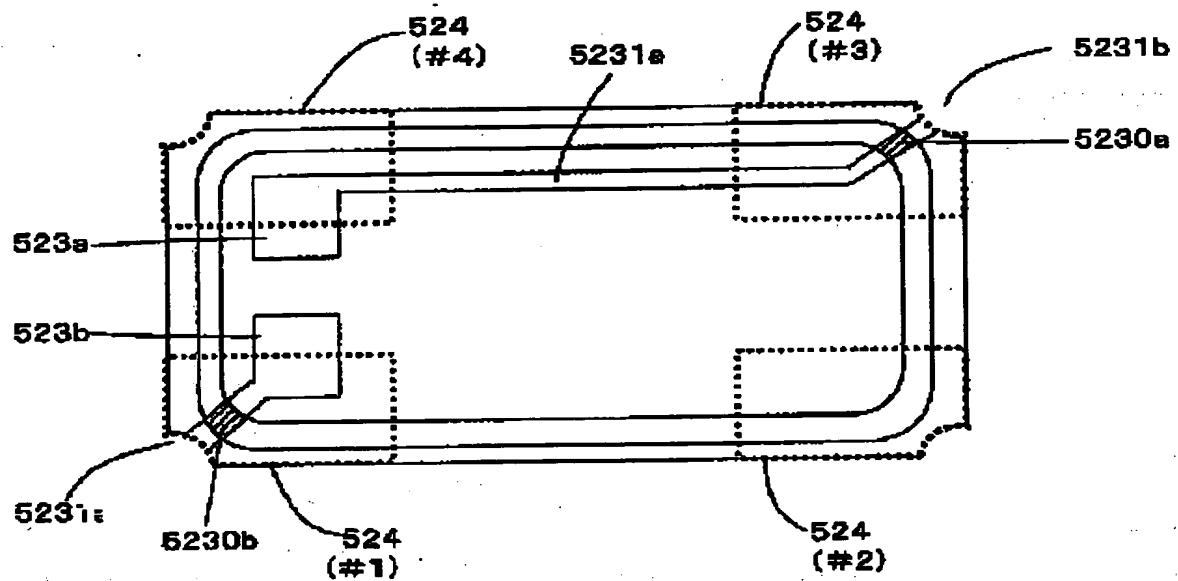
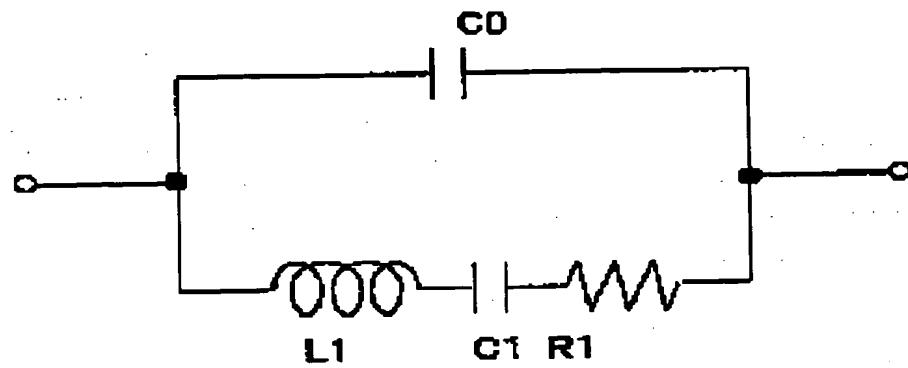


FIG. 5



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-133887

(P2003-133887A)

(43)公開日 平成15年5月9日 (2003.5.9)

(51)Int.Cl.

H 03 H 9/10

9/02

9/19

識別記号

F I

H 03 H 9/10

9/02

9/19

テーマコード(参考)

5 J 1 0 8

L

A

審査請求 未請求 請求項の数1 OL (全 6 頁)

(21)出願番号

特願2001-332430(P2001-332430)

(22)出願日

平成13年10月30日 (2001.10.30)

(71)出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田鳥羽殿町6番地

(72)発明者 石橋 昌夫

滋賀県八日市市蛇溝町長谷野1166番地の6

京セラ株式会社滋賀八日市工場内

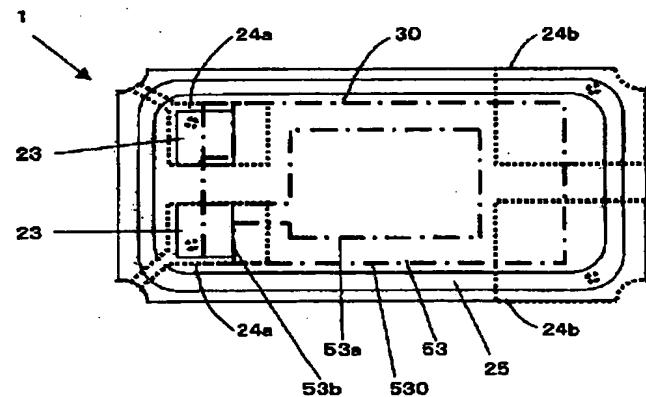
Fターム(参考) 5J108 BB02 CC04 EE03 EED4 EE07
EE18 FF11 FF14 GG03 GG11
GG15 GG16

(54)【発明の名称】 水晶発振子

(57)【要約】

【課題】水晶発振子のセラミック容器に起因する寄生容量を小さく抑えることで等価並列容量の増大を抑え、小型化が可能な水晶発振子を提供することを目的とする。

【解決手段】誘電体基板21、22の上面に水晶振動子3を収容するキャビティ部20が形成されたセラミック容器2のキャビティ開口周囲に、グランド電位のシールリング25を取着するとともに、シールリング25にキャビティ部20を封止する金属製蓋体5を溶接してなり、キャビティ部20底面の一方端側に入出力用電極パッド23と、誘電体基板21、22の下面に入出力用電極パッド23と誘電体基板21、22を介して互いに対向した入出力端子(外部端子電極)24aと、入出力用電極パッド23と入出力端子とを誘電体基板の厚み方向に貫通して互いに接続するピアホール導体とを形成し、セラミック容器2を平面視して、入出力端子がシールリングの枠内に配置されている構成である。



(2)

2

【特許請求の範囲】

【請求項1】 誘電体基板の上面に水晶振動子を収容するキャビティが形成されたセラミック容器のキャビティ開口周囲に、グランド電位のシールリングを取着するとともに、該シールリングに前記キャビティを封止する金属製蓋体を溶接してなる水晶発振子において、
前記キャビティ底面の一部に形成した入力用電極パッド及び出力用電極パッドと、
前記誘電体基板の下面に前記入力用電極パッド及び出力用電極パッドと互いに対向するように形成された入力端子及び出力端子と、
前記入力用電極パッドと入力端子とを前記誘電体基板の厚み方向に貫通して互いに接続する第1のピアホール導体と、
前記出力用電極パッドと出力端子とを前記誘電体基板の厚み方向に貫通して互いに接続する第2のピアホール導体とを有し、
前記セラミック容器を平面視して、前記入力用電極パッド、出力用電極パッド、入力端子及び出力端子が前記シールリングの枠内に配置されていることを特徴とする水晶発振子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、水晶振動子を容器状の基板に収容して形成される水晶発振子に関し、特に小型化した場合においても電気的特性の影響を抑えた水晶発振子に関するものである。

【0002】

【従来の技術】 従来の水晶発振子の一例である水晶発振子は、図3～図5に示すような構造が既に知られている。水晶発振子51は、セラミック容器52、水晶振動子53、導電性接着部材54とから主に構成されている。セラミック容器52は、平板状誘電体基板521と枠体状誘電体基板522を積層してなり、さらに、水晶振動子53を搭載する平板状誘電体基板521の表面の一方短辺側の両側には、水晶振動子53下面の引出電極(不図示)と対向するように電極パッド523a、523bが形成されている。また、セラミック容器52の下面、即ち平板状誘電体基板521の裏面には、電極パッド523a、523bと電気的に接続し、外部プリント配線基板と接合するための複数の外部端子電極524が形成されている。通常、複数の外部端子電極524のうち、図4に示すように水晶発振子51の入力端子及び出力端子はそれぞれが外部端子電極の(#1)及び(#3)の何れかと接続され、水晶発振子51の外部端子電極524として対角線上の対向する位置に形成されていた。

【0003】 従って、水晶発振子51の入出力端子と接続する電極パッド523aから平板状誘電体基板521上面に形成された導出電極5231aが上面にシールリ

ング525を有する枠体状誘電体基板522の下側の重畠部5230aを通過して、さらに平板状誘電体基板521の角部(図4では右上)の縦溝5231bを経由して外部端子電極524の#3に接続される。なお、シールリング525はグランド電位にされている。

【0004】 また、同様に電極パッド523bからは枠体状誘電体基板522の下側の重畠部5230bを経由して、さらに、上述の角部と対向する角部(図4では左下)の縦溝5231cを経由して外部端子電極524の#1に接続される。なお、縦溝5231b、5231cはメイン基板に半田実装する際にメニスカスを形成する部分として利用されている。

【0005】 そして、平板状誘電体基板521と水晶振動子53とは、電極パッド523a、523b上に導電性接着部材54となる導電性樹脂ペーストを塗布し、水晶振動子53の下面の引出電極(不図示)と電極パッド523a、523bを導電性ペーストを介して当接し、この導電性樹脂ペーストを硬化することにより、機械的に接合し、電気的に接続されている。

【0006】 そして、水晶振動子53をキャビティ520に収容配置した後、水晶振動子53を気密的に封止すべく、セラミック容器52上に蓋体55が被着されていた。

【0007】

【発明が解決しようとする課題】 水晶発振子51において、電極パッド523aは導出電極5231aを経由し、外部端子電極524の#3に接続され、他方、電極パッド523bは外部端子電極524の#1に接続されていた。

【0008】 そのような配線を達成するために、重畠部5230a、5230bが枠体状誘電体基板522だけを介してグランド電位のシールリング525と対応する位置に形成され、重畠部5230a、5230bとシールリング525とが、かなり近接して配置されているので、重畠部5230a、5230bとシールリング525で例えば、セラミック容器52全体として、入力側及び出力側それぞれに寄生容量を持っていた。また、入出力端子となる外部端子電極524の(#1)と外部端子電極524の(#3)がシールリング525と枠体状誘電体基板522と平板状誘電体基板521を介して重畠されているので、この部分においても寄生容量を持っていた。

【0009】 この寄生容量を持つことで水晶発振子51において以下のような問題があった。即ち、図5に示すように、水晶振動子53の等価回路は、等価直列抵抗R1、励振電極531、533の振動個所で形成される等価直列容量C1、等価インダクタンスL1が直列に、励振電極531、533の面積に依存する等価並列容量C0が並列に接続された構成となっている。また、この水晶振動子53の等価回路に不図示であるが主に発振回路で

(3)

3

構成される負荷容量 C_L が負荷された状態で水晶振動子 5 3 の等価回路が形成されることになる。

【0010】実際、水晶発振子 5 1 の等価並列容量 C_0 は、水晶振動子 5 3 の励振電極 5 3 1、5 3 3 間の容量と容器 2 の寄生容量を合わせた値となる。従って、その寄生容量の分だけ等価並列容量 C_0 が大きくなってしまい、周波数可変感度 S を小さくしていた。即ち、周波数可変感度 S は、

$$\text{周波数可変感度 } S = C_1 / \{ 2 (C_0 + C_L)^2 \}$$

で表せる。

【0011】従来は、水晶振動子 5 3 の等価並列容量 C_0 が例えば 2~3 pF あったため、そのなかに含まれる寄生容量の影響は少ないものであったが、水晶発振子 5 1 の小型化により水晶振動子 5 3 の励振電極小型化され、それに伴って C_0 が 1~1.5 pF と下がってしまった。その中に含まれる寄生容量の割合が高くなり、周波数可変感度 S への影響が無視できなくなつた。

【0012】即ち、等価並列容量 C_0 は励振電極間の容量で現されるので、周波数（水晶基板の厚み）と励振電極の面積でその値が決まるが、小型化した場合には励振電極の面積が小さくなるため、等価並列容量 C_0 も小さくなる。また、小型品では電極面積が小さくなり水晶振動子 5 3 の等価並列容量 C_1 も小さくなる。このため、いずれにしても水晶発振子 5 1 の小型化では周波数可変感度 S を大きくとることが難しくなり小型化を達成することができなかつた。

【0013】このように、周波数可変感度 S が小さくなつた水晶発振子 5 1 を使用した場合、例えば、電圧制御水晶発振子（VCXO）では周波数可変範囲が狭くなる問題が発生し、また、温度補償水晶発振子（TCXO）では、所望の周波数を希望の交差内に收めることができ難くなることが知られている。

【0014】本発明は、上述の課題に鑑みて案出されたものであり、その目的は、水晶発振子のセラミック容器に起因する寄生容量を小さく抑えることで等価並列容量の増大を抑え、小型化が可能な水晶発振子を提供することにある。

【0015】

【課題を解決するための手段】上述の課題を解決するために本発明は、誘電体基板の上面に水晶振動子を収容するキャビティが形成されたセラミック容器のキャビティ開口周囲に、グランド電位のシールリングを取着するとともに、該シールリングに前記キャビティを封止する金属製蓋体を溶接してなる水晶発振子において、前記キャビティ底面の一部に形成した入力用電極パッド及び出力用電極パッドと、前記誘電体基板の下面に前記入力用電極パッド及び出力用電極パッドと互いに対向するよう形成された入力端子及び出力端子と、前記入力用電極パッドと互いに対向するよう互いに接続する第 1 のビアホール導体と、前記出力用

4

電極パッドと出力端子とを前記誘電体基板の厚み方向に貫通して互いに接続する第 2 のビアホール導体とを有し、前記セラミック容器を平面視して、前記入力用電極パッド、出力用電極パッド、入力端子及び出力端子が前記シールリングの枠内に配置されていることを特徴とする水晶発振子提供する。

【作用】本発明の構成によれば、入力用電極パッド及び出力用電極パッドをキャビティ底面の一部に形成し、誘電体基板の下面に前記入力用電極パッド及び出力用電極

10 パッドと誘電体基板を介して互いに対向した入力端子及び出力端子をそれぞれ形成している。しかも、入力用電極パッドと入力端子とを、また、出力用電極パッドと出力端子とを誘電体基板の厚み方向に貫通したビアホール導体によって互いに接続している。

【0016】即ち、入出力用電極パッドと入出力端子がセラミック容器の一方側にそれぞれ形成されており、ビアホール導体によって直接互いに接続しあうため、グランド電位のシールリングと誘電体基板を介して重畳するような配置とならず、浮遊容量を少なくすることができる。

【0017】しかも、セラミック容器を平面視して、入力用電極パッド、出力用電極パッド、入力端子及び出力端子がシールリングの枠内に配置されているので、入力端子及び出力端子のいずれもがシールリングと誘電体基板を介して互いに重なり合うことがないために、入出力端子とシールリングにより発生する浮遊容量が少なくすることができる。これにより、水晶発振子の周波数感度を低下するのを防止でき、水晶発振子を小型化しても周波数感度が低下するのを抑えことが可能である。

【0018】また、入出力端子がセラミック容器の一方側にそれぞれ形成すると、この一方側にトランジスタや IC 等と並行に又は近接してトランジスタ等の入力、出力側に接続するようになるため、基板上のレイアウトを複雑にすることなく、トランジスタ等の接続配線を最短に形成することができる。

【0019】

【発明の実施の形態】以下、本発明の水晶発振子を図面に基づいて詳説する。

【0020】図 1 は、水晶発振子 1 に使用されるセラミック容器 2 の上面図であり、図 2 は側断面図である。なお、図 1 において、入出力用電極パッド 2 3、2 3 及び外部端子電極 2 4 a、2 4 b の位置関係をわかりやすくするために、セラミック容器 2 の底面の平板状誘電体基板 2 1 を透過させて示している。

【0021】水晶発振子 1 は、セラミック容器 2、水晶振動子 3、導電性接着部材 4 及び金属製蓋体 5 とから構成されている。

【0022】セラミック容器 2 は、誘電体基板が積層されて構成されており、矩形状の平板状誘電体基板 2 1 及び枠体状誘電体基板 2 2 がそれぞれ積層され、さらに枠

(4)

5

体状誘電体基板22の開口上面周囲に取着されたシールリング25とから構成されている。

【0023】シールリング25は、Fe-Ni、Fe-Ni-Coなどの金属からなり、枠体状誘電体基板22上面にメタライズ層(図示しない)を介してろう付け固定されている。そして、全体として、図2に示すように表面側に開口を有し、且つ水晶振動子3が収容される矩形状のキャビティ部20が形成される。

【0024】さらにキャビティ部20の底面、即ち平板状誘電体基板21の表面の一方側(図1では左側の辺)には、水晶振動子3と電気的な接続を行う一対の入出力用電極パッド23、23が形成されている。この入出力用電極パッド23、23を形成するのはキャビティの一方側で記載したがこれに限定されず、何れかの一部に形成しても良い。図では入出力用電極パッド23、23は、一方側の幅方向(図1では上下方向)に分離してそれぞれ形成されている。その形状は、概略矩形状となっている。

【0025】また、セラミック容器2の下面、即ち平板状誘電体基板21のキャビティ20と反対に位置する裏面には、この入出力用電極パッド23、23と電気的に接続し、外部回路基板と接合するための外部端子電極24a、24aが形成されている。この外部端子電極24a、24aは入出力端子となる。また、セラミック容器2を平面視して、入出力用電極パッド23、23と外部端子電極24a、24aがシールリング25の枠内に配置されている。

【0026】更に、シールリング25と電気的に接続し、外部回路基板と接合するための外部端子電極24b、24bも形成されている。外部端子電極24b、24bのいずれか一方がグランド端子となる。

【0027】この外部端子電極24a、24aは、平板状誘電体基板21の入出力用電極パッド23、23とそれぞれ対応する位置に形成されており、セラミック容器2を貫くピアホール導体21aのみによって接続されている。

【0028】さらに、前述のように平板状誘電体基板21上に接合されているシールリング25については、外部端子電極24b、24bの上部に位置する部分の下部にてピアホール21aが形成されており、全体としてグラウンドに接続されている。

【0029】本発明では外部端子電極24a、24aの形成位置を入出力用電極パッド23、23の位置と対向するようにしてあり、平板状誘電体基板21を厚み方向に貫通するピアホール21aのみにて電気的にそれぞれ接続されている。

【0030】また、入出力用電極パッド23、23上には、キャビティ部20の中央部寄りなどに帯状、またはドット状のバンプが形成されている。形成方法としては、例えば導電性樹脂ペーストを複数重ね合わせた印刷

6

により形成されている。

【0031】上述の入出力用電極パッド23、23やメタライズ層、バンプは、モリブデン、タンクスチタンなどの金属から構成される。これらの導体(入出力用電極パッド23、23、導体膜、バンプ)は、基板21の表面に導電性ペーストの焼き付けにより形成した後、その表面にNi、Auメッキ処理される。尚、電極パッド23、23及びバンプにおいては、入出力用電極パッド23、23の下地導体層となる導体を上述の金属のベーストにより印刷形成し、乾燥後に、その表面に上述の金属ペーストでバンプの形状に応じて、再度印刷形成し、その後、両者を一括的に焼き付け処理し、その後メッキ処理を施す。これらの導体(入出力用電極パッド23、23、導体膜、バンプ)の厚みは、約10~30μmである。

【0032】水晶振動子3は、図2に示すように、例えば所定結晶方位角に従ってカット(ATカット)された矩形状の水晶基板30と、水晶基板30の両主面の対向しあう位置に被着形成された励振電極53aと、一対の励振電極53aから夫々水晶基板30の短辺方向に延出された引出電極53bとから構成される。それぞれの引出電極53bは水晶基板30の幅方向外側などに延出され、水晶基板30の他方の主面に形成された引出電極53bと接続される。即ち、引出電極53bは水晶基板30の両主面に形成される。両主面の略対応する位置に形成された引出電極53bは近接する水晶基板30の長辺方向端面を経由して接続されている。

【0033】そして、水晶振動子3の固定端部の下面に延出された引出電極53bは、平板状誘電体基板21の表面に形成された電極パッド23、23に対向するように配置され、導電性接着部材4により機械的に且つ電気的に接続されている。また、入出力用電極パッド23、23の形状や位置を変更すれば、水晶振動子3の引出電極との接続をワイヤーボンディングなどの他の方法によつても行うことができる。

【0034】このようなセラミック容器2を構成する平板状誘電体基板21の入出力用電極パッド23、23と水晶振動子3の引出電極とを電気的に接続し、機械的に固定する導電性接着部材4は、シリコン系、エポキシ系、ポリイミド系などのように硬化時に収縮する性質の樹脂とAg粉末などを混合した導電性樹脂ペーストである。そして、この導電性樹脂ペーストを硬化処理することにより、導電性接着部材4となる。

【0035】金属製蓋体5は、実質的に平板状の金属、例えば、Fe-Ni合金(42アロイ)やFe-Ni-Co合金(コバルト)などからなる。このような金属製蓋体5は、水晶振動子3の収容領域を、窒素ガスや真空などで気密的に封止するものである。この金属製蓋体5は、セラミック容器2のシールリング25上に載置され、シールリング25の表面の金属と金属製蓋体5の金

(5)

7

属とが、溶接されるように所定電流を印加してシーム溶接を行う。

【0036】上述のように水晶発振子を作製することにより、図4に示すように、水晶発振子1の入力側の外部端子電極24a及び出力側の外部端子電極24aが水晶発振子1下面の同じ一方側に形成されるため、水晶発振子1が搭載される誘電体基板上にて、最短の配線でICやトランジスタなどと接続することが可能になる。

【0037】上述の水晶発振子は、以下のようにして形成される。

【0038】まず、水晶基板30の両主面に励振電極、固定端部の下面に引出電極が形成された水晶振動子3を用意する。また、同時に、電極パッド23、23、メタライズ層及びシールルーリング25が形成されたセラミック容器2及び金属製蓋体5を用意する。次に、入出力用電極パッド23、23に導電性接着部材4となる導電性樹脂ペーストをディスペンサーなどで供給・塗布する。次に、水晶振動子3の固定端部を概略半球状に盛り上がった導電性樹脂ペーストに載置する。これにより、水晶振動子3の固定端部に位置する引出電極と入出力用電極パッド23、23上の導電性樹脂ペーストとが当接することになる。

【0039】

【発明の効果】本発明によれば、入出力用電極パッドに水晶振動子を搭載し、導電性接着部材により接続し、水晶発振子として作製した場合において、寄生容量を最小

8

限に抑えることができる。それにより、発振周波数の可変範囲を大きくとることができる。

【0040】また、水晶発振子の入力端子と出力端子に当たる外部端子電極を同一の辺方向に隣接して形成することができるようになり、水晶発振子を搭載する基板の配線引き回しを最短にすることが可能になる。

【図面の簡単な説明】

【図1】本発明の水晶発振子の裏面の外部端子電極を透過させた上面図である。

【図2】本発明の水晶発振子の側断面図である。

【図3】従来の水晶発振子の側断面図である。

【図4】従来の水晶発振子に使用されるセラミック容器の上面図である。

【図5】水晶発振子の等価回路図である。

【符号の説明】

1 … 水晶発振子

2 … 容器

20 … キャビティ部

21 … 平板状誘電体基板

22 … 枠体状誘電体基板

23、23 … 入出力用電極パッド

24a、24b … 外部端子電極

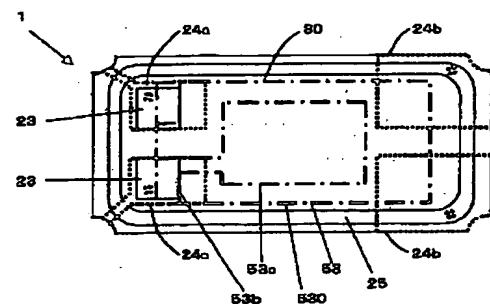
3 … 水晶振動子

30 … 水晶基板

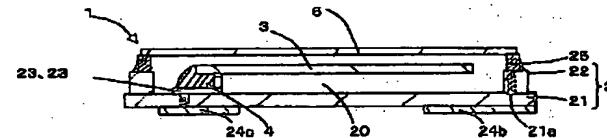
4 … 導電性接着部材

5 … 金属製蓋体

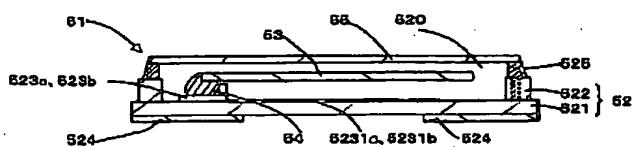
【図1】



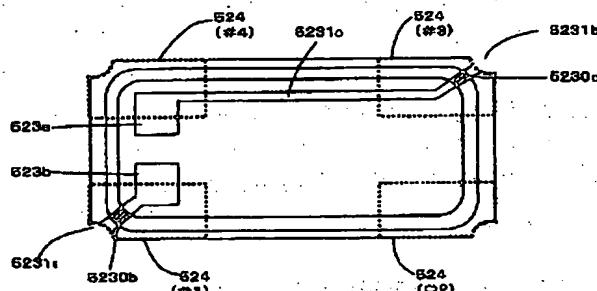
【図2】



【図3】



【図4】



(6)

【図5】

